

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平8-505507

(43) 公表日 平成8年(1996)6月11日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	
H 0 4 L 29/10				
H 0 4 B 1/40		4229-5 J		
7/26				
		9371-5 K	H 0 4 L 13/00	3 0 9 A
		7509-5 K	H 0 4 J 13/00	H

審査請求 未請求 予備審査請求 未請求(全 36 頁) 最終頁に続く

(21) 出願番号 特願平7-512609
 (86) (22) 出願日 平成6年(1994)9月12日
 (85) 翻訳文提出日 平成7年(1995)6月23日
 (86) 国際出願番号 P C T / U S 9 4 / 1 0 3 2 3
 (87) 国際公開番号 W O 9 5 / 1 2 2 5 1
 (87) 国際公開日 平成7年(1995)5月4日
 (31) 優先権主張番号 0 8 / 1 4 3 , 6 8 9
 (32) 優先日 1993年10月28日
 (33) 優先権主張国 米国 (U S)
 (31) 優先権主張番号 0 8 / 2 6 0 , 5 0 1
 (32) 優先日 1994年6月15日
 (33) 優先権主張国 米国 (U S)

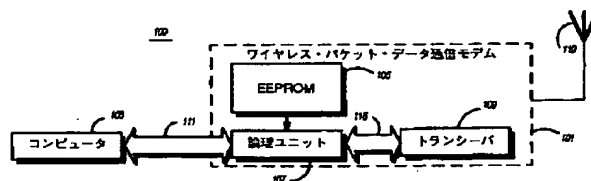
(71) 出願人 モトローラ・インコーポレイテッド
 アメリカ合衆国イリノイ州60196シャンパ
 ーグ、イースト・アルゴンクイン・ロード
 1303
 (72) 発明者 ファンク, グレゴリー
 カナダ国ブイ4シー・5エル8、プリティ
 ッシュ・コロンビア、デルタ、114エー・
 ストリート7897
 (72) 発明者 バンダーヘルム, ロナルド・ジェイ
 カナダ国ブイ3エクス・7エクス7、プリ
 ティッシュ・コロンビア、サレイ、153エ
 ー・ストリート8043
 (74) 代理人 弁理士 本城 雅則 (外1名)

最終頁に続く

(54) 【発明の名称】 ワイヤレス・パケット・データ通信モデムおよびその利用方法

(57) 【要約】

コンピュータ装置(100)は、データベースおよび他のコンピュータ・ユーザに自由なアクセスを提供するため、コンピュータ(103)と共に用いられるワイヤレス・パケット・データ通信モデム(101)を含む。コンピュータ(103)と共にワイヤレス・パケット・データ通信モデム(101)を利用して、データ送信および受信を制御する方法が提供される。コンピュータ装置と一体化したハウジング、またはPCMCIA工業規格に準拠する着脱可能なハウジングに收容される小型/軽量/低コストのワイヤレス・パケット・データ通信モデムを利用して、双方向通信が達成される。



【特許請求の範囲】

1. 制御入力と、無線周波数キャリア上に変調を重ねる変調器と、復調データ信号を与える復調器とを有するトランシーバ；および

前記変調器、前記復調器、前記制御入力およびコントローラ・インタフェースに結合され、前記コントローラ・インタフェースにおける送信データ・ブロックに応答して、データ波形入力を前記変調器に与え、かつ前記復調データ信号に応答して、誤り訂正データ・ブロックを前記コントローラ・インタフェースに与える論理ユニット；

によって構成されることを特徴とするワイヤレス・パケット・データ通信モデム。

2. 前記コントローラ・インタフェースは、P C M C I A (Personal Computer Memory Card International Association) 電気規格に実質的に準拠することを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

3. 前記モデムを収容するためのハウジングであって、P C M C I AタイプI Iフォーマットに実質的に準拠するハウジング；

をさらに含んで構成されることを特徴とする請求項2記載のワイヤレス・パケット・データ通信モデム。

4. 前記モデムを収容するためのハウジングであって、P

C M C I AタイプI Iフォーマットに少なくとも部分的に準拠するハウジング；

をさらに含んで構成されることを特徴とする請求項2記載のワイヤレス・パケット・データ通信モデム。

5. 前記トランシーバは、周波数分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

6. 前記トランシーバは、時分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

7. 前記トランシーバは、符号分割多元接続トランシーバとして動作するように

構成されることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

8. 前記トランシーバは、周波数ホッピング型スペクトル拡散トランシーバとして動作するように構成されることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

9. 前記変調は、周波数シフト・キーイング変調であることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

10. 前記周波数シフト・キーイング変調は、4値変調であることを特徴とする請求項9記載のワイヤレス・パケット・データ通信モデム。

11. 前記変調は、2値変調であることを特徴とする請求

項9記載のワイヤレス・パケット・データ通信モデム。

12. 前記変調は、線形形式の変調であることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

13. 前記誤り訂正データ・ブロックは、前記誤り訂正ブロックを前記コントローラ・インタフェースに与える前に、デインタリーブされ、誤り訂正され、バッファされることを特徴とする請求項1記載のワイヤレス・パケット・データ通信モデム。

14. 制御入力と、無線周波数キャリア上に変調を重畳する変調器と、復調データ信号を与える復調器とを有するトランシーバ；

前記変調器、前記復調器、前記制御入力およびコントローラ・インタフェースに結合され、前記コントローラ・インタフェースにおける制御情報に応答して、前記制御入力においてトランシーバ制御情報を与える論理ユニットであって、前記論理ユニットはさらに、前記コントローラ・インタフェースにおける送信データ・ブロックに応答して、データ波形入力を前記変調器に与え、かつ前記復調データ信号に応答して、誤り訂正データ・ブロックを前記コントローラ・インタフェースに与える論理ユニット；および

前記コントローラ・インタフェースに結合され、かつメモリ、プロセッサ、電源およびオペレータ・インタフェースを有するコンピュータであって、前記コン

ピュータは、

前記制御情報および前記送信データ・ブロックを前記コントローラ・インタフェースに与え、前記誤り訂正データ・ブロックを受けるコンピュータ；

によって構成されることを特徴とするワイヤレス・パケット・データ通信機能を具備するコンピュータ装置。

15. 前記送信データ・ブロックを与える前記コンピュータは、生データ・シーケンスを複数の前記送信データ・ブロックに分解することを含むことを特徴とする請求項14記載のコンピュータ装置。

16. 前記生データ・シーケンスは、アプリケーションによって与えられることを特徴とする請求項15記載のコンピュータ装置。

17. 前記制御情報は、前記トランシーバの動作パラメータを含むことを特徴とする請求項15記載のコンピュータ装置。

18. 前記コンピュータを収容するための第1ハウジングと、前記トランシーバおよび前記論理ユニットを収容するための第2ハウジングであって、前記第1ハウジング内に部分的に配置される第2ハウジングとをさらに含んで構成されることを特徴とする請求項14記載のコンピュータ装置。

19. 前記第2ハウジングは、PCMCIA規格に実質的に準拠することを特徴とする請求項18記載のコンピュータ装置。

20. 前記第2ハウジングは、前記第1ハウジングから着脱可能であることを特徴とする請求項18記載のコンピュータ装置。

21. 電力を前記トランシーバおよび前記論理ユニットに供給する独立した電源；

をさらに含んで構成されることを特徴とする請求項20記載のコンピュータ装置。

22. 前記第2ハウジングに機械的に結合され、前記トランシーバに電氣的に結合されるアンテナ；

をさらに含んで構成されることを特徴とする請求項21記載のコンピュータ装

置。

23. 前記コントローラ・インタフェースは、P C M C I A 電気規格に実質的に準拠することを特徴とする請求項14記載のコンピュータ装置。

24. 前記変調は、周波数シフト・キーイング変調であることを特徴とする請求項14記載のコンピュータ装置。

25. 前記周波数シフト・キーイング変調は、4値変調であることを特徴とする請求項24記載のコンピュータ装置。

26. 前記周波数シフト・キーイング変調は、2値変調であることを特徴とする請求項24記載のコンピュータ装置。

27. 前記誤り訂正データ・ブロックは、前記誤り訂正ブロックを前記コントローラ・インタフェースに与える前に、デインタリーブされ、誤り訂正され、バッファされることを特徴とする請求項14記載のコンピュータ装置。

28. ワイヤレス・パケット・データ通信機能を有するコンピュータ装置であって、パケット・データ・トランシーバ、論理ユニットおよびコンピュータを含む前記コンピュータ装置において：

データ変調を有する無線周波数キャリアを受信する段階；

復調データ信号を前記論理ユニットに与える段階；

前記復調データ信号に応答して、誤り訂正データ・ブロックをコントローラ・インタフェースに与える段階；

前記コンピュータにおいて、前記コンピュータ・インタフェースで前記誤り訂正データ・ブロックを受信する段階；

前記データ・ブロックに応答して、データ・メッセージを構築する段階；

によって構成されることを特徴とする方法。

29. A R Q プロトコルを実行する段階をさらに含んで構成されることを特徴とする請求項28記載の方法。

30. 前記誤り訂正データ・ブロックが重複データ・ブロックであるかどうかを判定する段階をさらに含んで構成されることを特徴とする請求項29記載の方法。

。

31. 前記コンピュータにおいて、複数の前記データ・メッセージをバッファする段階をさらに含んで構成されることを特徴とする請求項30記載の方法。

32. ワイヤレス・パケット・データ通信機能を有するコンピュータ装置であって、パケット・データ・トランシーバ、論理ユニットおよびコンピュータを含む前記コンピュ

ータ装置において：

生データから完全なパケット・データ・メッセージを構築する段階；

前記データ・メッセージをデータ・ブロックに分解する段階；

ヘッダ情報を前記データ・ブロックに追加する段階；

前記コンピュータによって、前記データ・ブロックと共に前記ヘッダ情報をコントローラ・インタフェースに送信する段階；

前記論理ユニットにおいて前記コントローラ・インタフェースから前記ヘッダ情報および前記データ・ブロックを受信する段階；

前記ヘッダ情報および前記データ・ブロックに応答して、送信データ波形を構築する段階；

前記トランシーバを送信可能にする段階；および

前記送信データ波形に응答して、前記トランシーバによって与えられる無線周波数キャリアを変調する段階；

によって構成されることを特徴とする方法。

33. ARQプロトコルを実行する段階をさらに含んで構成されることを特徴とする請求項32記載の方法。

34. 利用可能な無線周波数チャネルを待つ段階をさらに含んで構成されることを特徴とする請求項33記載の方法。

35. ワイヤレス・パケット・データ通信モデムであって：

制御入力と、無線周波数キャリア上に変調を重畳する変

調器と、復調データ信号を与える復調器とを有するトランシーバ；

前記変調器、前記復調器、前記制御入力およびコントローラ・インタフェース

に結合される論理ユニットであって、前記コントローラ・インタフェースと前記トランシーバとの間のデータ・インタフェースとして動作する論理ユニット；および

前記ワイヤレス・パケット・データ通信モデムを収容するためのハウジングであって、PCMCIAタイプII規格に少なくとも部分的に準拠するハウジング；

によって構成されることを特徴とするワイヤレス・パケット・データ通信モデム。

36. 前記コントローラ・インタフェースは、PCMCIA電気規格に実質的に準拠することを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

37. 前記ハウジングは、PCMCIAタイプII規格に実質的に準拠することを特徴とする請求項36記載のワイヤレス・パケット・データ通信モデム。

38. 前記トランシーバは、周波数分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

39. 前記トランシーバは、時分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

40. 前記トランシーバは、符号分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

41. 前記トランシーバは、周波数ホッピング型スペクトル拡散トランシーバとして動作するように構成されることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

42. 前記変調は、周波数シフト・キーイング変調であることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

43. 前記周波数シフト・キーイング変調は、4値変調であることを特徴とする

請求項42記載のワイヤレス・パケット・データ通信モデム。

44. 前記変調は、2値変調であることを特徴とする請求項42記載のワイヤレス・パケット・データ通信モデム。

45. 前記変調は、線形形式の変調であることを特徴とする請求項35記載のワイヤレス・パケット・データ通信モデム。

46. コンピュータと協調的に動作して、ワイヤレス・データ通信を行うように構成・構築されたワイヤレス・パケット・データ通信モデムであって：

制御入力と、無線周波数キャリア上に変調を重畳する変調器と、復調データ信号を与える復調器とを有するトランシーバ；

前記変調器、前記復調器、前記制御入力およびコントローラ・インタフェースに結合される論理ユニットであって、前記コントローラ・インタフェースと前記トランシーバとの間のデータ・インタフェースとして動作する論理ユニット；および

前記モデムを収容するためのハウジングであって、PCMCIAタイプII規格に少なくとも部分的に準拠するハウジング；

によって構成されることを特徴とするワイヤレス・パケット・データ通信モデム。

47. 前記トランシーバおよび前記論理ユニットは、前記コンピュータから物理的に分離されても、データを受信・送信することを特徴とする請求項47記載のワイヤレス・パケット・データ通信モデム。

48. ワイヤレス・パケット・データ通信機能を具備するコンピュータ装置であって：

制御入力と、無線周波数キャリア上に変調を重畳する変調器と、復調データ信号を与える復調器とを有するトランシーバ；

前記変調器、前記復調器、前記制御入力およびコントローラ・インタフェースに結合される論理ユニットであって、前記コントローラ・インタフェースと前記トランシーバとの間のデータ・インタフェースとして動作する論理ユニット；

前記コントローラ・インタフェースに結合され、かつメモリ、プロセッサ、電源およびオペレータ・インタフェースを有するコンピュータ；および

前記コンピュータを収容するための第1ハウジングと、前記トランシーバおよび前記論理ユニットを収容するための第2ハウジングであって、前記第2ハウジングは、前記第1ハウジング内に部分的に配置され、P C M C I A規格に実質的に準拠する第2ハウジング；

によって構成されることを特徴とするコンピュータ装置。

49. 前記第2ハウジングは、前記第1ハウジングから着脱可能であることを特徴とする請求項48記載のコンピュータ装置。

50. 電力を前記トランシーバおよび前記論理ユニットに供給する独立した電源；

をさらに含んで構成されることを特徴とする請求項49記載のコンピュータ装置。

51. 前記第2ハウジングに機械的に結合され、かつ前記トランシーバに電氣的に結合されるアンテナ；

をさらに含んで構成されることを特徴とする請求項50記載のコンピュータ装置。

52. 前記コントローラ・インタフェースは、P C M C I A電気規格に実質的に準拠することを特徴とする請求項48記載のコンピュータ装置。

53. 前記トランシーバは、周波数分割多元接続トランシ

ーバとして動作するように構成されることを特徴とする請求項48記載のコンピュータ装置。

54. 前記トランシーバは、時分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項48記載のコンピュータ装置。

55. 前記トランシーバは、符号分割多元接続トランシーバとして動作するように構成されることを特徴とする請求項48記載のコンピュータ装置。

56. 前記トランシーバは、周波数ホッピング型スペクトル拡散トランシーバとして動作するように構成されることを特徴とする請求項48記載のコンピュータ

装置。

57. 前記変調は、周波数シフト・キーイング変調であることを特徴とする請求項48記載のコンピュータ装置。

58. 前記周波数シフト・キーイング変調は、4値変調であることを特徴とする請求項57記載のコンピュータ装置。

59. 前記周波数シフト・キーイング変調は、2値変調であることを特徴とする請求項57記載のコンピュータ装置。

60. 前記トランシーバおよび前記論理ユニットは、前記コンピュータから物理的に分離されても、データを受信・送信することを特徴とする請求項51記載のコンピュータ装置。

【発明の詳細な説明】

ワイヤレス・パケット・データ通信モデムおよび

その利用方法

本出願は、1993年10月28日に出願された米国特許出願第08/143,689号の一部継続出願である。

発明の分野

本発明は、一般に、ワイヤレス通信モデムに関し、さらに詳しくは、コンピュータ装置と協調的に構成されるパケット・データ通信モデムに関するが、それに限定されない。

発明の背景

情報化時代が進むにつれて、必ずしもそのものではないにしても、自由な通信に伴う便宜性は次第に明白になりつつある。かかる通信がデータを含むことは自明である。情報の生産に不可欠なローカルまたはリモート・データのローカル変換および処理は、ある程度の関連ローカル演算能力を必要とする。この自由な携帯市場にサービスを提供することを試みる業者は、さまざまな程度の必要な便宜性を有する製品を提供しようと努力している。

ローカル・データの遠隔場所への送信、ならびにリモート・データの受信および表示を可能にする携帯ワイヤレス・データ端末が知られている。これらのデータ端末には、保存およびオペレータ・インタフェース機能がなく、普通のコンピュータ装置に一般に伴う柔軟性に欠ける。PSTN (public switched telecommunication network) を介して遠隔データベースにワイヤレス・アクセスするようなコンピュータがある。データのワイヤレス受信機能を有する携帯コンピュータが発表されている。これらのコンピュータはすべて、遠隔データベースに対する双方向ワイヤレス・アクセスという極めて望ましい機能を欠いている。同様に、携帯コンピュータと共に利用されるように構成された基本的なワイヤレス・データ・トランシーバは、たとえ企画されていても、メディア・アクセスに必要な初歩的なインテリジェンスまたは処理機能を欠いている。

この自由な携帯市場を満たすあらゆる努力では、業者はテクノロジーおよび人

間の想像力の現実によって制限されてきた。製品は、移動中のユーザにとって同時に有用でありかつ便利でなければならない。現在、これは、移動中のユーザにとって実的な物理的寸法・重量で、十分なバッテリー寿命と共に広範な通信およびコンピュータ機能を意味する。既知のおよび企画された製品のすべてにおいて、1つまたはそれ以上の必要な特性が欠けていることが実証されている。また、寸法、重量およびバッテリー寿命の組み合

わせ、またはその単独の実的な制限を考慮すると、このような製品の単なる組み合わせが答えではない。明らかに、自由な市場にとって必要な特性に対処するワイヤレス・パケット・データ通信モデムが緊急に必要とされる。

図面の簡単な説明

新規と考えられる本発明の特徴は、添付の請求の範囲に詳しく規定する。ただし、本発明は、その更なる利点と共に、添付の図面を参照することによって最もよく理解される。

第1図は、本発明の一実施例によるコンピュータ装置のブロック図である。

第2図は、本発明の一実施例によるデータ・モデムの斜視図である。

第3図は、本発明の別の実施例によるデータ・モデムの斜視図である。

第4図は、本発明の好適な実施例によるコンピュータ装置の詳細なブロック図である。

第4A図は、本発明の別の実施例による論理ユニットの詳細なブロック図である。

第5図は、本発明の第4図の実施例の1つの動作モードを例示するデータ構造図である。

第6図は、本発明の第4図の実施例の別の動作モードを

例示するデータ構造図である。

第7図は、本発明の方法の実施例によるプロセス・フローチャートである。

第8図は、本発明の別の方法の実施例によるプロセス・フローチャートである。

。

好適な実施例の詳細な説明

一般に、本発明は、小型、軽量、低消費電力、低コストおよび柔軟性を必要条件とする携帯環境において、ワイヤレス・パケット・データ通信を行う装置および方法を提供する。これは、ホスト・コンピュータ装置の「ダム (dumb)」端末として動作するワイヤレス・パケット・データ通信モデム、すなわち本発明の構成と、またモデム・ドライバ・ソフトウェア・ルーチン内に具現され、パケット組立 (assembly)・分解 (disassembly)、肯定応答 (acknowledgment)、メッセージ・バッファリング、自動再送要求 (A R Q : Automatic Repeat Request) および同様なネットワークならびにプロトコル機能を実行する方法とによって達成される。モデムは、信号符号化・復号、誤り訂正、メッセージ識別検出および他のハードウェア・サポート機能を実行する。

ワイヤレス・パケット・データ通信モデムは、無線周波数トランシーバと、好適な実施例ではこのパケット・デー

タ通信モデムに対して外部に配置される、汎用プロセッサやデジタル信号プロセッサ (D S P) などの「インテリジェント」コントローラに依存し、これと動作するように構成された論理ユニットとによって構成される。これらのプロセッサは、メモリおよびサポート回路と共に、従来では、動作するのに大量の電力を必要とし、大きなスペースをとり、高価であった。

本発明に係るパケット・データ・モデムの実施例は、一般に、ホスト・コンピュータ装置と一体化して利用され、そのため、特定の信号およびタイム・クリティカル (time-critical) な機能をカスタム論理ユニット内で実施し、多くの他の論理機能をホスト自体のプロセッサ内で実施することにより、高価で電力を消費するプロセッサの冗長性を有利に省くことができる。その結果、高価で、高電力消費でスペースを無駄にする多重プロセッサ構成の代わりに、ホスト・プロセッサと、単一の特定用途向け集積モデム・チップによる論理ユニットとに若干の追加負担が課せられる。

本発明について、図面を参照してさらに詳しく説明するが、第1図は、ワイヤレス・パケット・データ通信機能を有するコンピュータ装置 (100) の一般的

なブロック図である。コンピュータ装置(100)は、ワイヤレス・パケット・データ通信モデム(101)とコンピュータ(103)とを含み、これらはコントローラ・インタフェース

(111)において互いに結合される。好適な実施例では、コントローラ・インタフェース(111)は、Personal Computer Memory Card International Association, 1030B East Duane Avenue, Sunnyvale Californiaによって出版されたPCMCIA I (Personal Computer Memory Card International Association)カード・インタフェース・リリース2.0電気規格などの標準電気インタフェースである。

コンピュータ(103)は、携帯ラップトップ・コンピュータまたはノートブック・コンピュータや、電子手帳(electronic organizer)またはコンピュータのような特性を有する他の装置を含むデスクトップ・コンピュータなど、任意の汎用データ・プロセッサである。ワイヤレス・パケット・データ通信モデム(101)は、データの送受信のために必要な情報を格納するEEPROM (Electrically Erasable Programmable Read-Only Memory) (105)と、タイム・クリティカルな信号機能を実行する論理ユニット(107)と、無線周波数信号を送受信するトランシーバ(109)とを含む。

トランシーバ(109)は、周波数分割多元接続(FDMA)または時分割多元接続(TDMA)など従来の技術で動作するように構成できる。また、トランシーバ(109)は、符号分割多元接続(CDMA)または周波数ホッピングなどのスペクトル拡散技術で動作するように構成で

きる。

コントローラ・インタフェース(111)は、コンピュータ(103)から電力、送信データ・ブロックおよび制御情報を論理ユニット(107)に与える。また、コントローラ・インタフェース(111)は、論理ユニット(107)からコンピュータ(103)に誤り訂正され、デインタリーブ(de-interleave)されたデータ・ブロックを与える。

論理ユニット（107）は、EEPROM（105）およびトランシーバ（109）に電氣的に接続される。論理ユニット（107）は、例えば、EEPROM（105）からの同調データおよびメッセージ・アドレス情報を含む、さまざまな情報を読み出すために用いられる。また、論理ユニット（107）は、送信データ波形をトランシーバ（109）に送出し、復調データ信号をインタフェース（115）を介してトランシーバ（109）から受信する。論理ユニット（107）は、一般に、信号符号化・復号、誤り訂正、メッセージ識別検出およびハードウェア・サポート機能を含むさまざまな機能を担う。インタフェース（115）は、トランシーバ（109）のための送信または受信切り換えや、周波数プログラミングなど、さまざまな制御ラインを含む。トランシーバ（109）は、当技術分野で周知のように、アンテナ（119）を介して信号を送受信する。

実際には、データ・モデム（101）はコンピュータ（103）に物理的に内蔵されることが好ましい。これは、第2図および代替的に第3図を参照して理解されるPCMCIA工業規格に準拠する物理的なパッケージによって促進される。

第2図は、例示的な物理パッケージを含むワイヤレス・パケット・データ通信モデムの一実施例の主な構造的構成要素の斜視図である。本発明の特性は、前述のように、ほぼPCMCIAタイプIIフォーマットの比較的小さいハウジング内にワイヤレス・パケット・データ通信モデム（101）の内蔵を可能にする。PCMCIAタイプIIパッケージの規定寸法は、85.60mm×54.0mm×5mmである。

プリント回路板（PCB：printed circuit board）（230）は、電子デバイスおよび1つまたはそれ以上の集積回路またはチップを収容あるいは搭載し、これらは共にワイヤレス・パケット・データ通信モデム（101）をなす。PCB（230）は、上部ハウジング（210）と底部ハウジング（240）との間に挟まれ、これらのハウジングは、好ましくは、電磁干渉（EMI：electromagnetic interference）遮蔽機能を有する金属または他の導電素子などの材料である。上部ハウジング（210）、底部ハウジング（240）およびPCB（2

30)は、シャーシ(220)によって構造的に支持され

る。

第2図に示す本発明の実施例は、コンピュータ(103)のハウジング内に主に収容されるように設計された物理的パッケージを表す。この実施例は、以下で詳しく説明するように、電源およびプロセッサをコンピュータ(103)と共用する。

第3図において、本発明の構造的構成要素の別の実施例の斜視図を示す。プリント回路板(PCB)(330)は、プロセッサを含む電子デバイスおよび集積回路を収容し、これらはワイヤレス・パケット・データ通信モデム(101)をなす。PCB(330)は、上部ハウジング(320)と底部ハウジング(340)との間に挟まれ、これらのハウジングは、好ましくは、電磁干渉(EMI)遮蔽機能を提供する。上部ハウジング(320)、底部ハウジング(340)およびPCB(330)は、シャーシ(325)によって構造的に支持される。

また、シャーシ(325)は、バッテリー(315)用のバッテリー・ハウジングを含み、このバッテリーは、好適な実施例では、再充電可能なニッケル・カドニウム(NiCad)バッテリー・セルである。バッテリー・カバー(310)は、図示のように、バッテリー・ハウジングおよびバッテリー(315)を封入する。アンテナ(305)は、シャーシ(325)に取り付けるか、あるいは機械的に結合され、またPCB(330)に電氣的に接続されて、信号送受信

機能を提供する。

上部ハウジング(320)の寸法によって定められるアセンブリのコネクタおよび正面カード部分はPCMCIAタイプIIカード・スロットおよびコネクタと嵌合するように設計されるという点で、第3図に示すハウジングはPCMCIAタイプII規格に部分的に準拠する。

図示の第3図の実施例は、以下で詳しく説明するように、図示のバッテリー(315)などそれ自体の電源と、アンテナ(305)と、プロセッサとを有する。この設計により、この実施例は第2図の実施例に比べて、いくつかの利点を得ら

れ、それにはコンピュータ（103）から物理的に切り離されていても送受信できることが含まれる。さらに、この実施例は、ホスト・コンピュータ（103）からの電流消費を制限または省き、またコンピュータ（103）についてデータの送受信中のコンピュータ・タスクに伴う演算負荷を最小限に抑える。

コンピュータ装置（100）の関連詳細を含むさらに詳しい説明について、第4図を参照し、ここで同様な参照番号は第1図の同様な要素を表す。第4図において、コンピュータ装置（100）は、コントローラ・インタフェース（111）を介して、アンテナ（119）を有するワイヤレス・パケット・データ通信モデム（101）に結合されるホスト・コンピュータ（103）を含む。

コンピュータ（103）は、プロセッサ（421）と、

メモリ（419）と、電源（423）と、キーボードおよびディスプレイなどのオペレータ・インタフェース（425）とによって構成される。これらの要素は、図示のごとく周知のように電氣的に結合される。プロセッサ（421）は、データおよび制御ライン（436）を介してメモリ（419）に対してデータを読み書きする。プロセッサ（421）は、入力／出力（I/O）バス・インタフェース（434）を介して、オペレータ・インタフェース（425）に出力を与え、オペレータ・インタフェースから入力を受ける。電源（423）は、コンピュータ（103）と一体であり、プロセッサ（421）、メモリ（419）およびオペレータ・インタフェース（425）に電力を供給する。

本発明の一実施例では、コンピュータ（103）のハウジングは、ワイヤレス・パケット・データ通信モデム（101）を収容する。この実施例は、電源（423）およびプロセッサ（421）をコンピュータ（103）と共用する。電力は、別の実施例におけるバッテリー（315）ではなく、（440）において電源（423）からコントローラ・インタフェース（111）に供給され、また（450）においてコントローラ・インタフェース（111）から論理ユニット（107）に供給される。同様に、データおよび制御情報は、データおよび制御バス（430、432）を介して、コントローラ・インタフェース（111）によ

りプロセッサ(421)と論理ユニット(107)との間で共用される。

論理ユニット(107)は、EEPROM(105)に電氣的に結合される。コンピュータ装置100に割り当てられる同調データおよびメッセージIDは、EEPROMから論理ユニット(107)に読み込まれ、必要に応じてプロセッサ(421)に対して転送される。これについては、本明細書と同じ出願日に出願され、同じ譲受人に譲渡された、PD 05022AV(米国特許出願番号第144933号)と記された発明者Beaudoinによる同時係属出願においてさらに説明されている。

データ送信の場合、トランシーバ(109)は、論理ユニット(107)に結合され、それによって制御される。論理ユニット(107)は、プロセッサ(421)からコントローラ・インタフェース(111)を介して送られる1つまたはそれ以上のデータ・ブロックからデータ波形を構築する。論理ユニット(107)は、データ波形を変調器(417)に送る。変調器(417)は、周知のように、シンセサイザ(404)を利用して、無線周波数キャリアをデータ波形で変調する。シンセサイザ(404)は、制御入力(405)を利用して、論理ユニット(107)によってプログラムされる。制御入力(405)は、シンセサイザ(404)の動作パラメータを含む制御情報を与える。

変調器(417)は、好ましくは2値または4値周波数

シフト・キーイング変調(FSK: frequency shift keyed)または線形タイプの変調や、ワイヤレス・データ送信で一般に用いられる他の種類の変調を行う。

変調された波形は、アンテナ(119)を介して送信するため送信機(406)に送られる。送信の前に、送信/受信(T/R)スイッチ(410)は、論理ユニット(107)によって送信状態にプログラムされる。論理ユニット(107)は、制御経路(422)を介して送信機(406)およびT/Rスイッチ(410)を制御する。

また、データ受信は、適切な周波数で受信機基準信号を与えるためシンセサイザ(404)を利用して、変調無線周波数キャリアをアンテナ(119)および受信機(402)を介して受信するトランシーバ(109)を用いて達成される

。受信の前に、T/Rスイッチ(410)は、論理ユニット(107)によって制御して、受信状態に設定しなければならない。

受信機(402)は、変調された無線周波数キャリアを復調器(409)に渡し、復調器(409)は復調されたデータ信号を論理ユニット(107)に与える。論理ユニット(107)は、制御ライン(420, 422)でT/Rスイッチ(410)、受信機(402)および復調器(409)を制御する。この実施例は、小型、軽量、低消費電力という固有の利点を有する。

あるいは、第3図に示すように、本発明の別の実施例で

は、ワイヤレス・パケット・データ通信モデム(101)は、コンピュータ(103)のハウジングから物理的に分離できる。この場合、コントローラ・インタフェース(111)は、好ましくは、PCMCIAインタフェース規格に準拠するコネクタである。この実施例は、電力用のバッテリー(315)など独立した電源を利用でき、論理ユニット(107)は、汎用プロセッサ機能や、上記の機能を含むことができる。プロセッサ機能は、プロセッサ(421)によって提供される機能と同様であるが、この実施例では、通信処理のために利用されない。

第4A図において、第3図に示し、上で説明した別の実施例で必要とされる論理ユニット(107)の詳細なブロック図を示す。この別の実施例は、好適な実施例においてホスト・プロセッサ(421)によって行われる汎用処理機能を実行するため、オンボードCPU(482)が設けられる点異なる。論理ユニット(107)は、以下で説明するようにデータ・インタフェースとして動作することが当業者に明白である。

論理ユニット(107)に対して内部のPCMCIAインタフェース(472)は、コントローラ・インタフェース(111)に結合される。また、PCMCIAインタフェース(472)はCPU(482)にも結合され、ホスト・コンピュータのプロセッサ(421)とCPU(482)との間の通信を処理する。CPU(482)は、

ビットMotorola68330プロセッサなど、極めて低い待機電流 (standby current) が可能なプロセッサである。

PCMCIAインタフェース(472)は、標準的なPC COMポート・タイプの通信装置として構成される標準PCMCIA I/Oポート上でマッピングされる。このPCMCIAインタフェースは、National Semiconductor Corporation, 2900 Semiconductor Drive, P.O. Box58090, Santa Clara, Caから入手可能なNS16550ユニバーサル非同期受信機/送信機のホスト・ポートと論理的に同等で、ホスト・プロセッサ(421)とオンボードCPU(482)との間の通信を行う。オンボードCPU(482)は、ROM(484)に格納される無線制御ソフトウェアを実行する。CPU(482)のメモリは、コンフィギュレーション情報の格納のためのメモリを含むファクトリ・プログラマブルROM(484)と、メッセージなどのデータを格納するためのRAM(480)とからなる。コンフィギュレーション情報は、例えば、EEPROM(105)またはフラッシュ・メモリ(flash memory)に格納される。

また、論理ユニット(107)には、PCMCIAサポート機能(472)および電源管理(power supply management)ブロック(474)が含まれる。電源管理ブ

ロック(474)は、コントローラ・インタフェース(111)を介してバッテリー(315)、CPU(482)およびホスト・プロセッサ(421)に接続する。電源管理ブロック(474)は、バッテリー(315)から適切な電源電圧を供給し、またパワー・オン/オフのさまざまな状態や、コンピュータ(103)とワイヤレス・パケット・データ通信モデム(101)との間の電力源を考慮して、ワイヤレス・パケット・データ通信モデム(101)に対する電力の供給を制御する。

モデム論理および無線制御(478)は、RFチャネルとの通信をサポートし、CPU(482)およびトランシーバ、すなわち変調器(417)、復調器(409)および制御入力(405)に結合される。モデム論理および無線制御(478)は、制御入力(405)を介してシンセサイザ(404)をプログラム

し、420、422を介してトランシーバの制御を行う。モデム論理(478)は、順方向誤り訂正(Forward Error Correction)、ブロック組立/分解(Block Assembly/Deassembly)、フレーム同期検出(Frame Sync Detection)、自動レベル制御(Automatic Level Control)およびメッセージID検出(Message ID Detect)などの機能を行う。

論理ユニット(107)は、好ましくは、セミカスタム設計のASIC(Application Specific Integrated Circuit)で実質的に具現される。当技術分野で周知のスペ

ース節約や、標準的な既製(off-the-shelf)部品、それにカスタムASICにおける高度な集積に対する関心および注意を組み合わせることにより、PCMCIAタイプIIフォーマットまたはその拡張版と実質的に整合性のあるプリント回路板(PCB)上で実施可能な設計が得られる。PCBの寸法は、ほぼ46mm×135mmである。

オンボードCPU(482)は、RAM(480)、アンテナ(119)および好ましくは既製のアルカリ電池であるそれ自体のバッテリー(315)と共に、独立型動作(stand-alone operation)を可能にし、特に、ワイヤレス・パケット・データ通信モデム(101)が、コンピュータ(103)から物理的に切り離されていても、メッセージを送受信することを可能にする。

また、独立型ワイヤレス・パケット・データ通信モデムは、スイッチ、プッシュボタン、タッチスクリーンまたはディスプレイ、例えば、発光ダイオード(LED)または液晶ディスプレイ(LCD)など、ユーザ入力/出力(I/O)を含むことが想定される。これらの要素は、協調的に動作して当技術分野で周知のように、バッテリー残量表示、メッセージ待機表示およびトランシーバ・イン・レンジ(transceiver-in-range)表示などユーザI/Oを提供するように、CPU(482)に結合される。

本発明の好適な実施例の方法については、第1動作モードにおける第4図のコンピュータ装置の説明から理解され

よう。この説明は、第7図のプロセス・フローチャートと共に、第5図のデータ構造図を参照して説明する。

データ送信の第1動作モードを表す第5図と第7図を共に参照して、生データ・シーケンス(505)は、送信されるメッセージまたはデータを表す。生データ・シーケンス(505)は、ユーザまたはソフトウェア・アプリケーションによって提供できる。完全なデータ・メッセージは、ステップ(700)において、コンピュータ(103)によって生データ・シーケンスから構築される。データ・メッセージは、ステップ(705)において、個別パケット(510~535)に分解(parse)される。データ・リンク・ヘッダ(540)は、ステップ(710)において、各パケット(510...)に追加される。好適な実施例では、各データ・リンク・ヘッダ(540)およびパケット(510)の組合せは、小さな6バイトの送信データ・ブロック(545~565)に分割され、これらのブロックはステップ(715)においてプロセッサ(421)によりコントローラ・インタフェース(111)に送出される。ステップ(720)において、論理ユニット(107)は、コントローラ・インタフェース(111)から送信データ・ブロック(545~565)を受ける。

論理ユニット(107)は、ステップ(725)において、送信データ・ブロック(545~565)から送信データ波形を構築する。送信データ波形(580)を生成す

るため、誤り訂正(error correction)またはパリティ・ビット(570~575)が算出され、各送信データ・ブロック(545, 565)に添付される。送信データ・ブロック(545~565)および誤り訂正/パリティ情報(570~575)は、当技術分野で周知のようにインタリーブされ、誤り回復の割合を向上させ、パケット再送信試みを低減する。論理ユニット(107)は、データをバッファし、ステップ(730)において利用可能なチャネルを待つ。

チャネルが利用可能になると、ステップ(735)において、論理ユニット(107)は送信機(406)を送信可能にし、T/Rスイッチ(410)を送信状態に設定する。インタリーブされた送信データ・ブロック(544~565)

は、送信データ波形（580）としてトランシーバ（109）に送信される。ステップ（740）において、無線周波数キャリアは、当技術分野で周知のように、送信データ波形（580）によって変調される。

本発明の好適な実施例において、ゴー・バックN（Go-Back-N）ARQなど、自動返送要求（ARQ：Automatic-Repeat Request）プロトコルが実施される。ARQプロトコルは、ステップ（745）において、当技術分野で周知のように、プロセッサ（421）によって実行される。パケットの再送信が要求されると、上記の方法は実施されるARQプロトコルに基づいて反復される。

本発明の好適な実施例の別の方法の実施例については、第2動作モードにおける第4図のコンピュータ装置の説明から理解されよう。この説明は、第8図のプロセス・フロー図と共に第6図のデータ構造図を参照して説明する。

データ受信の第2動作モードを表す第6図と第8図を共に参照して、データ変調無線周波数キャリアは、ステップ（800）において、アンテナ（119）を用いて受信機（402）によって受信される。無線周波数キャリアは、ステップ（805）において復調され、復調されたデータ信号（680）は、ステップ（810）において論理ユニット（107）に与えられる。

論理ユニット（107）は、復調データ信号をデータブロック（645～665）にデインタリーブし、ステップ（815）においてパリティおよび誤り訂正情報（670～675）を利用して、誤り訂正が行われる。ステップ（817）において、論理ユニット（107）は、パケットのデータ・リンク・ヘッダ（640）をなすヘッダ・データ・ブロック（645～650）から情報を抽出することにより、パケット内のデータ・ブロック数を判定する。

ステップ（820）において、誤り訂正されたデータ・ブロック（645～665）は、論理ユニット（107）によってコントローラ・インタフェース（111）に送出される。ステップ（825）において、コンピュータ（103）は、コントローラ・インタフェース（111）から

誤り訂正されたデータ・ブロック（645～665）を受ける。コンピュータ（

103)は、ステップ(830)において、誤り訂正されたヘッダ・データ・ブロック(645~650)をデータ・リンク・ヘッダ(640)に組み立て、誤り訂正されたデータ・ブロック(655~665)をパケット(610)に組み立てる。好適な実施例では、ステップ(830)の一部としてARQプロトコルがコンピュータ(103)によって実施され、実施されるARQプロトコルに基づかずに受信されたパケットの再送信を要求する。

コンピュータ(103)は、ステップ(835)において、重複したパケットが受信されたかどうかを判定し、重複パケットを放棄する。これは、使用されるARQ方式に基づいて行われる。ステップ(840)において、パケット(610~635)からデータ・メッセージ(605)を再度組み立てることにより、データ・メッセージが誤り訂正データ・ブロック(645~665)から構築される。データ・メッセージ(505)は、複数のメッセージが受信される場合のように、必要に応じてコンピュータ(103)によってバッファされる。

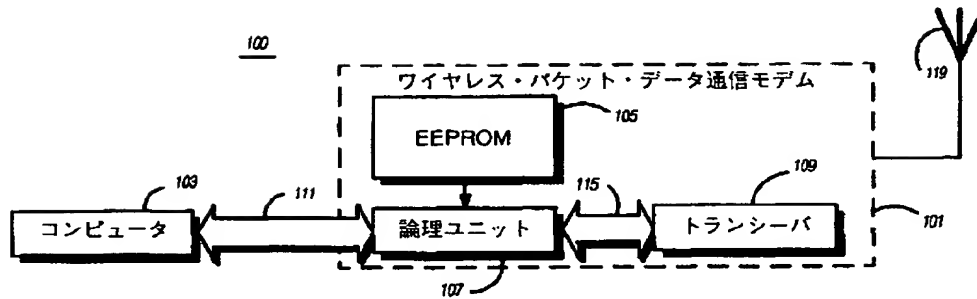
以上、開示される装置および方法は、ワイヤレス・データ通信において用いられる小型・軽量、低コスト、節電型の無線周波数モデムを提供することが当業者に理解される。さらに、本発明は、汎用コンピュータ装置に対して双方向

ワイヤレス通信を提供することにより、長い間必要とされてきた移動データ・コンピューティングの必要性を満たす。さらに、本発明は、ワイヤレス・パケット・データ通信モデムがホスト・コンピュータから物理的に切り離されていても、ユーザがデータを受信および送信することを可能にする。

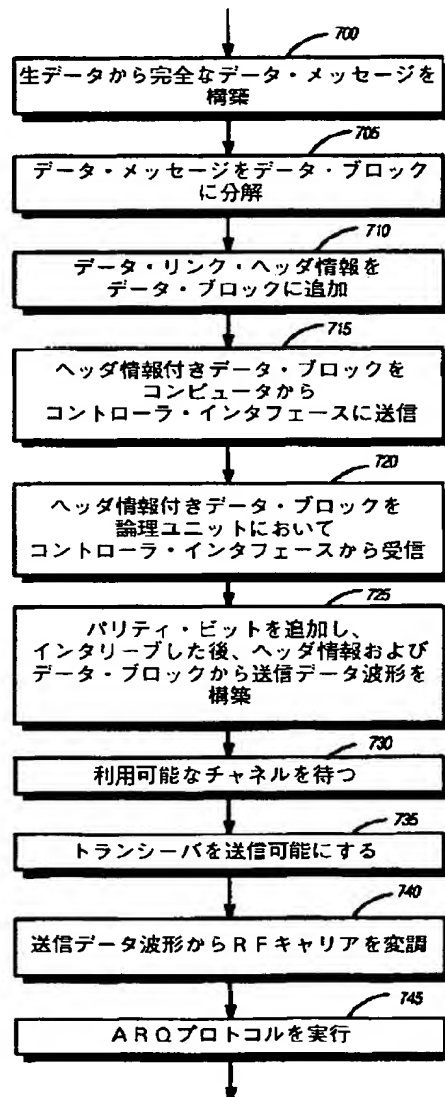
本発明は多くの点で修正でき、上で詳しく説明した好適な実施例以外の多くの実施例が可能なが当業者に理解される。

よって、添付の請求の範囲は、発明の真の精神および範囲内の発明のあらゆる修正を網羅するものとする。

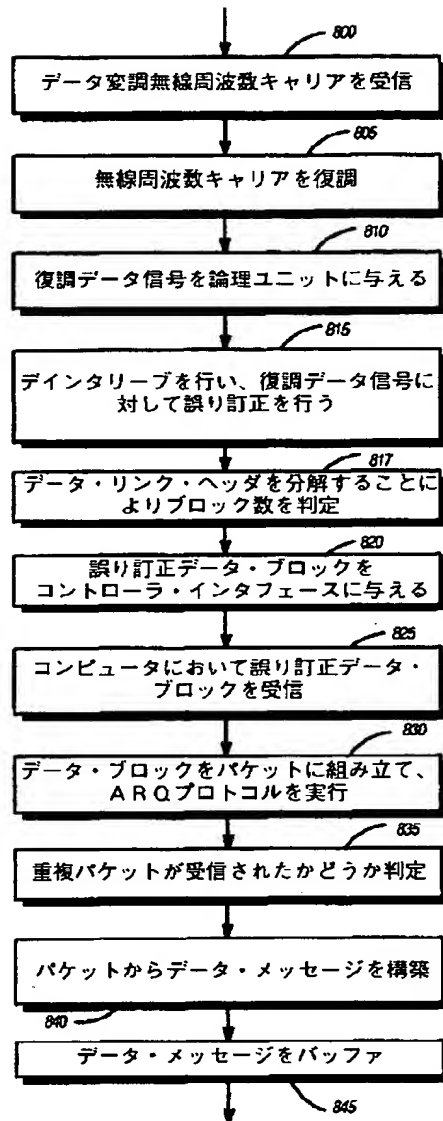
【図1】



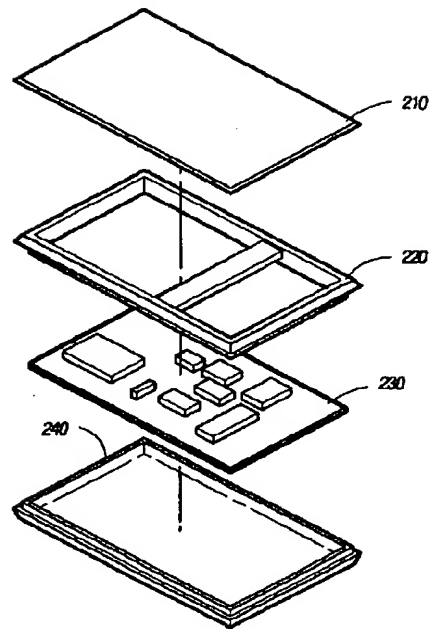
【図7】



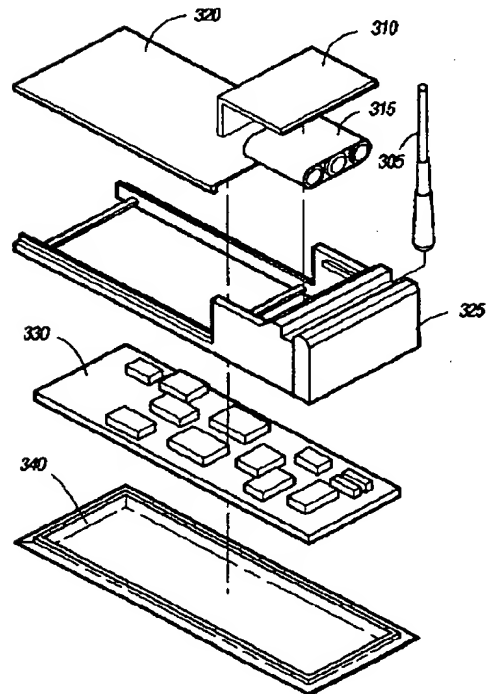
【図8】



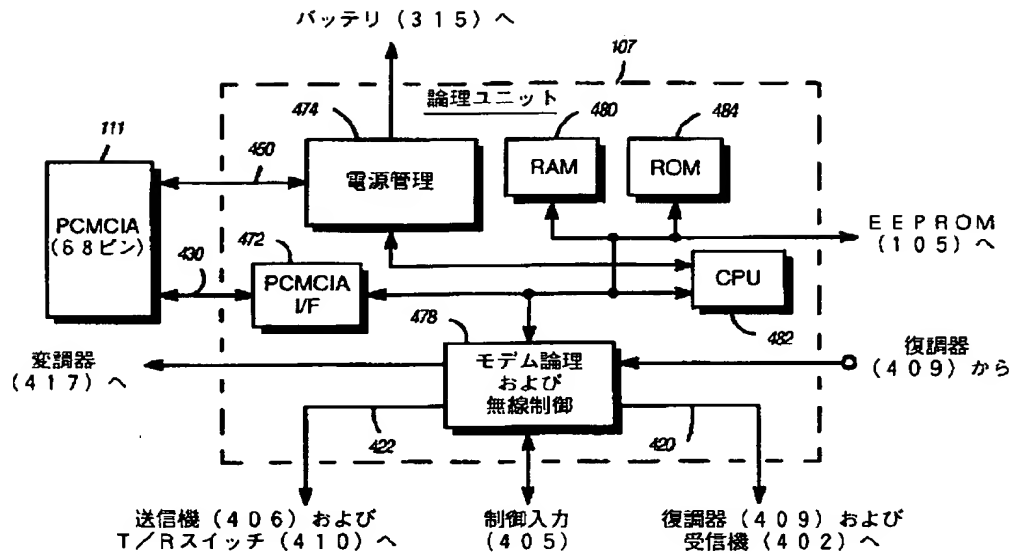
【図2】



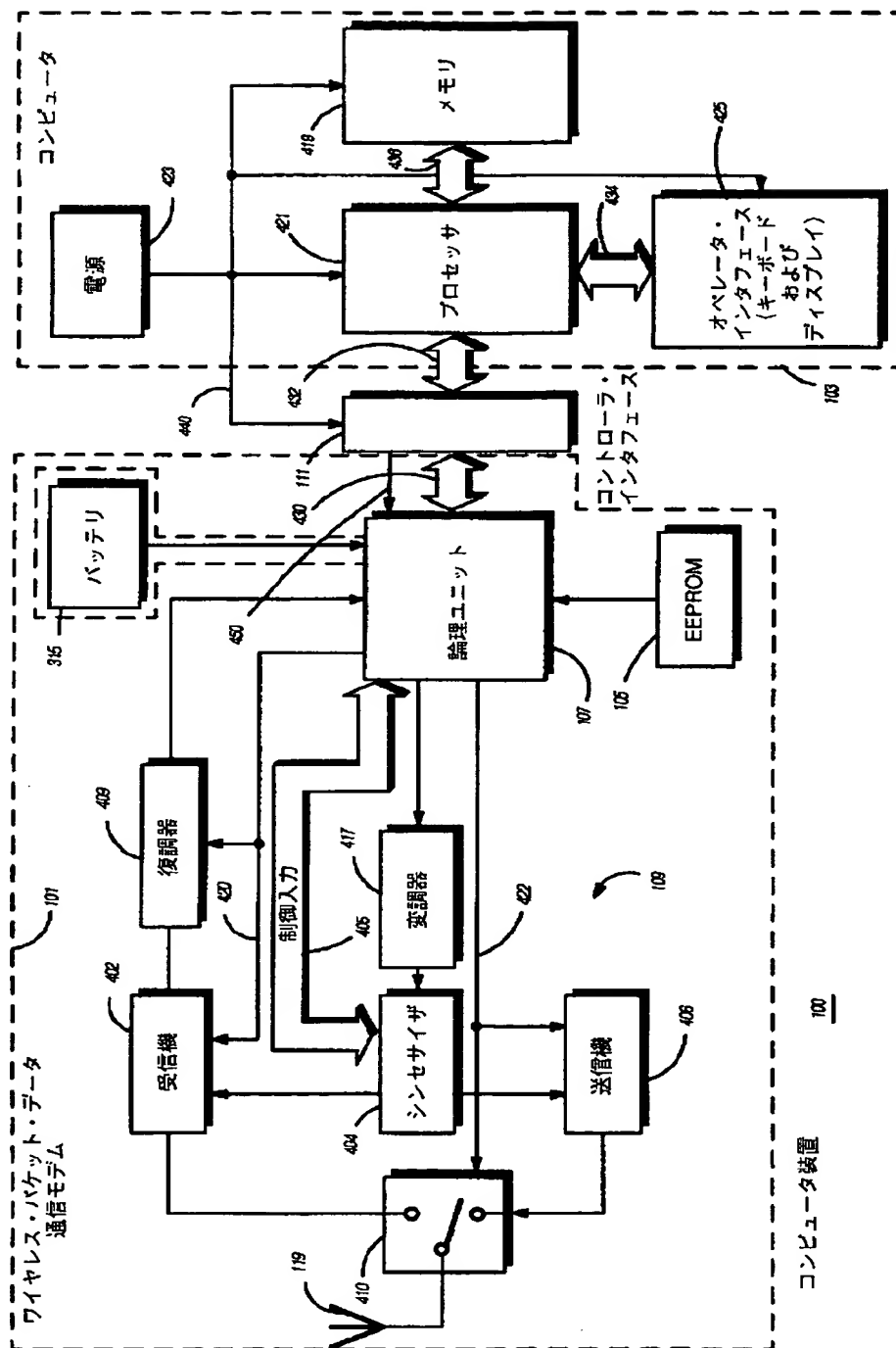
【図3】



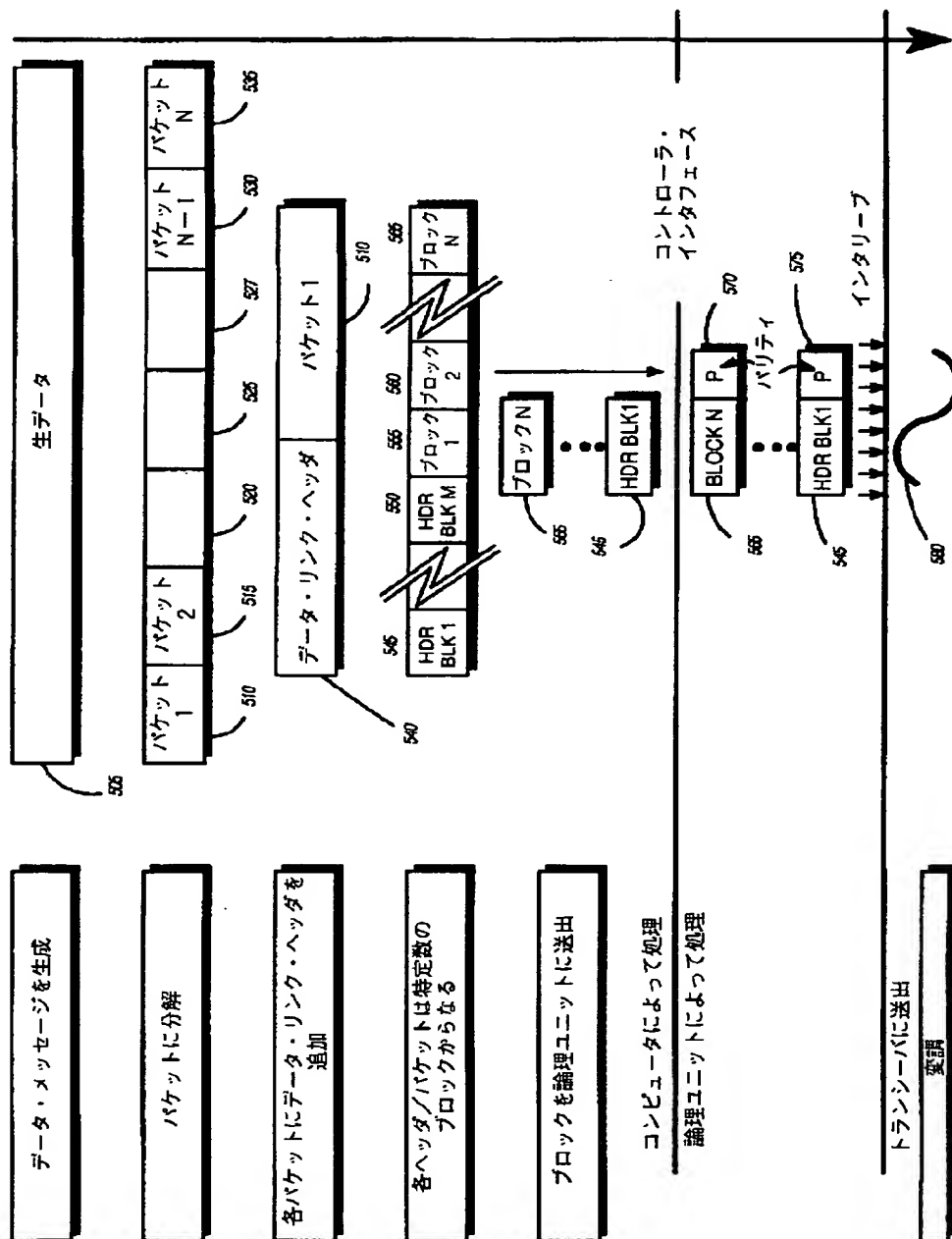
【図4A】



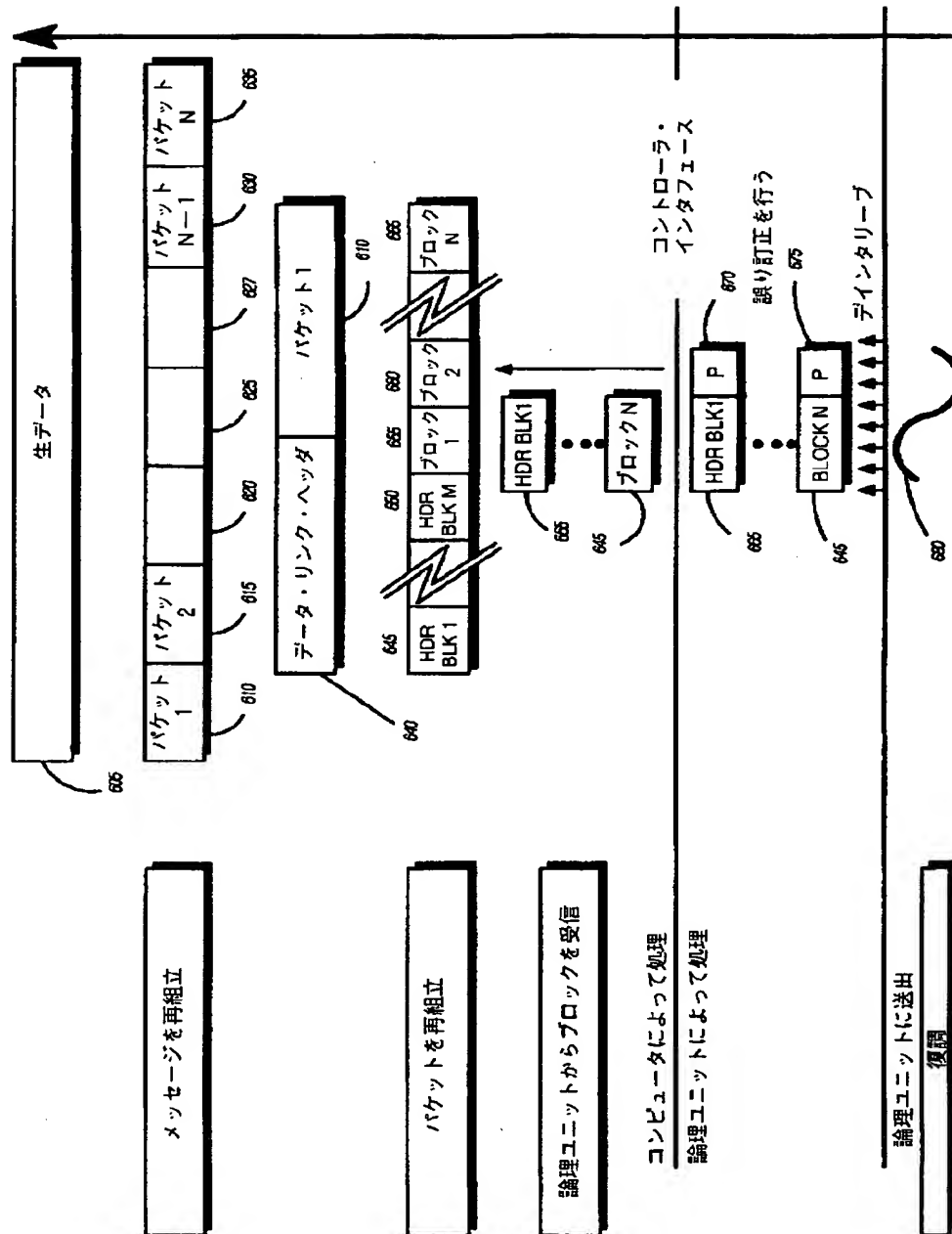
【図4】



【図5】



【図6】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US94/10323

A. CLASSIFICATION OF SUBJECT MATTER

IPC(5) : H04B 1/38; H04L 5/16, 1/00; H04I 3/00

US CL : 375/7, 8; 371/30; 370/99; 455/84, 88

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

U.S. : 375/7, 8, 36; 371/30; 370/99; 455/73, 84, 88, 89, 90; 340/310A, 310R; 361/683, 685, 686, 725, 752

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

USPTO APS: control interface and logic unit, transceiver and error corrector (1a) code #, modem or (modulator and demodulator) and housing

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US, A, 4,354,252 (LAMB ET AL) 12 October 1982, see figures 1, 2A and 3, and columns 2 and 6.	1,5-11,13-17, 22, 24-29, 32-44, 46-48, 51 and 53-59
Y	US, A, 4,972,432 (WILSON ET AL) 20 November 1990, see figures 1, 7 and 12.	1,5-11,14, 22, 24-26, 28, 32, 35-44, 46-48 and 51-59
Y	US, A, 5,050,041 (SHAFI) 17 September 1991, see figures 1-3 and columns 1, lines 15-50.	2-4, 18-21, 23, 35, 46 and 48-50

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	* T	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
* A		document defining the general state of the art which is not considered to be part of particular relevance
* E		earlier document published on or after the international filing date
* L		document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
* O		document referring to an oral disclosure, use, exhibition or other means
* P		document published prior to the international filing date but later than the priority date claimed
	* X	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
	* Y	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
	* Δ	document member of the same patent family

Date of the actual completion of the international search

04 DECEMBER 1994

Date of mailing of the international search report

JAN 19 1995

Name and mailing address of the ISA/US
Commissioner of Patents and Trademarks
Box PCT
Washington, D.C. 20231

Facsimile No. (703) 305-3230

Authorized officer
[Signature]
YESFALDET BOCURE

Telephone No. (703) 305-4735

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US94/10323

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US, A, 5,201,067 (GRUBE ET AL) 06 April 1993, see figures 1-3.	1,14,28,32, 46-48 and 60
A	US, A, 4,951,309 (GROSS ET AL) 21 August 1990, see figure 1.	1,14,28,32,35,46 and 48
A	US, A, 5,033,111 (MARUI) 16 July 1991, see figure 1.	1,14,28,32, 35,46 and 48
A	US, A, 5,161,169 (GALANO ET AL) 03 November 1992, see figures 1-3	2-4,18-20, 46 and 48

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US94/10323

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Please See Extra Sheet.

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest.
☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US94/10323

BOX II. OBSERVATIONS WHERE UNITY OF INVENTION WAS LACKING

This ISA found multiple inventions as follows:

Group I. Claims 1-31 and 35-60, drawn to a transceiver having a modulator, demodulator, logic unit and controller interface for transmitting and receiving a data signal classified in class 375 subclass 7.

Group II claims 32-34 drawn to a transceiver comprising steps for packet formatting, transmitting and receiving a corresponding formatted packet classified in class 370 subclass 99.

Noting in particular that the method and means for transmitting and receiving in group I does not include the step for packet formatting claimed in group II.

Since the claims of different groups, groups I-II, do not share or have in common the same special technical feature, packet formatting, as indicated above, there is no unity between the groups.

フロントページの続き

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	
H 0 4 J	1/00	7509-5 K		
	3/00	9299-5 K		
	13/06			
H 0 4 Q	7/38			
		7605-5 J	H 0 4 B	7/26 M
		7605-5 J		1 0 9 M
(81) 指定国	E P (A T, B E, C H, D E, D K, E S, F R, G B, G R, I E, I T, L U, M C, N L, P T, S E), A U, C A, C N, J P			
(72) 発明者	ルッソ, デビッド・ダブリュー カナダ国ブイ5ビー・4ジー1、プリティ ッシュ・コロンビア、バーナビー、ジョー ダン・ドライブ2271			
(72) 発明者	ビュードイン, デニス カナダ国ブイ3エクス・2エー9、プリテ ィッシュ・コロンビア、サレイ、ノースパ ーク・クレス12353			